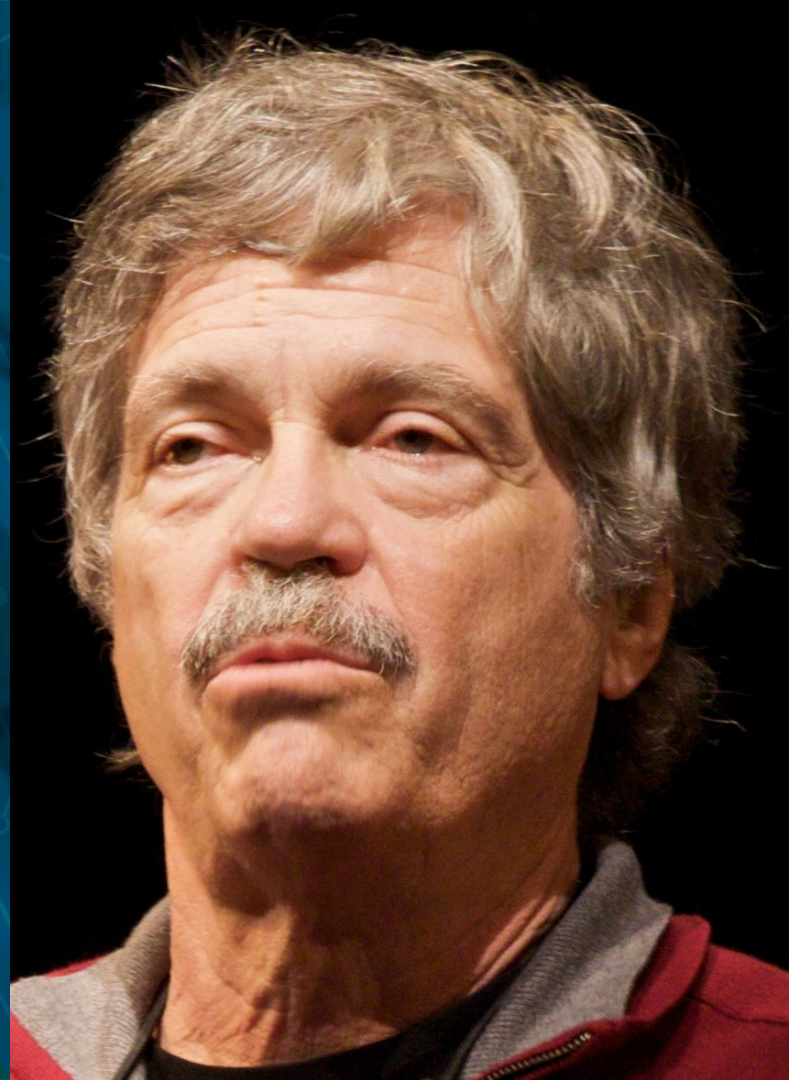


Architecting the Future of AIoT: Design and Implementation of RISC-V Edge Computers

Marcelo Zuffo
mkzuffo@usp.br
Universidade de São Paulo

**“People who are
really serious about
software should
make their own
hardware”**

Alan Kay
MIT



Universidade de São Paulo

Interdisciplinary Center on Interactive Technologies CITI-USP



EXAMPLES OF NATIONAL IMPACT

NATIONAL COVERAGE USP PROJECTS

INSPIRE Lung Ventilator:

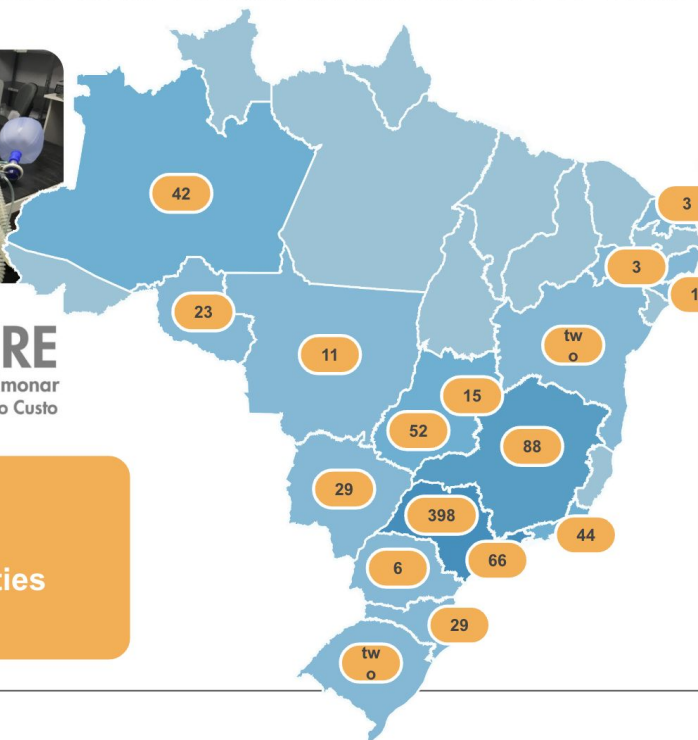
From conception to 3M certification in 100 days!

1,000 units manufactured and distributed in 16 states in Brazil



INSPIRE
Ventilador Pulmonar
Aberto de Baixo Custo

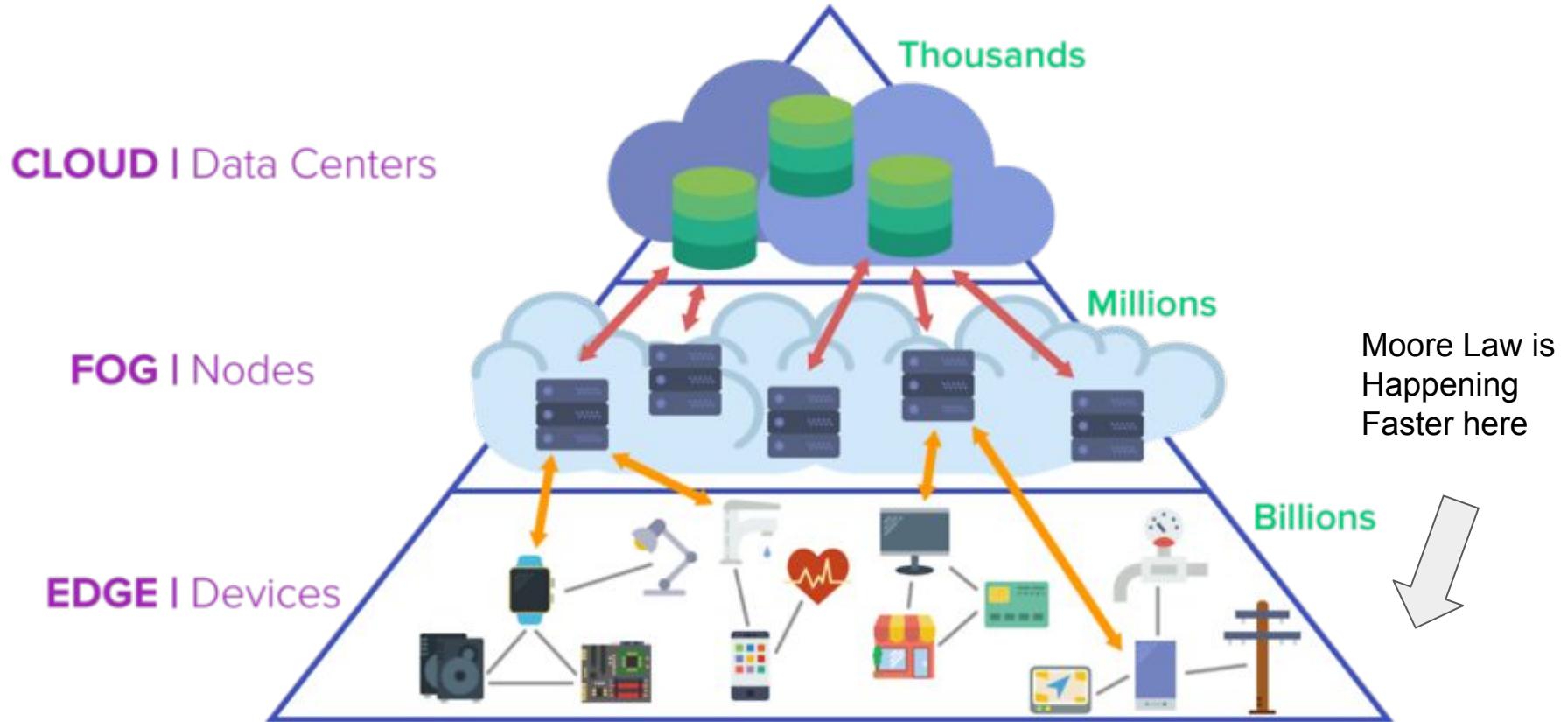
1000 units
16 states
197 municipalities
219 Hospitals



UF	Número de municípios atendidos	Número de hospitais	Quantidade de ventiladores
SP capital	1	8	66
SP interior	107	110	398
AL	5	6	12
AM	2	13	42
BA	1	1	2
DF	1	1	15
GO	13	13	52
MG	26	26	88
MS	12	12	29
MT	2	2	11
PE	1	1	3
PR	2	2	6
RJ	3	3	44
RN	1	1	3
RO	11	11	23
RS	1	1	2
SC	8	8	29
16	197	219	825

Contexto

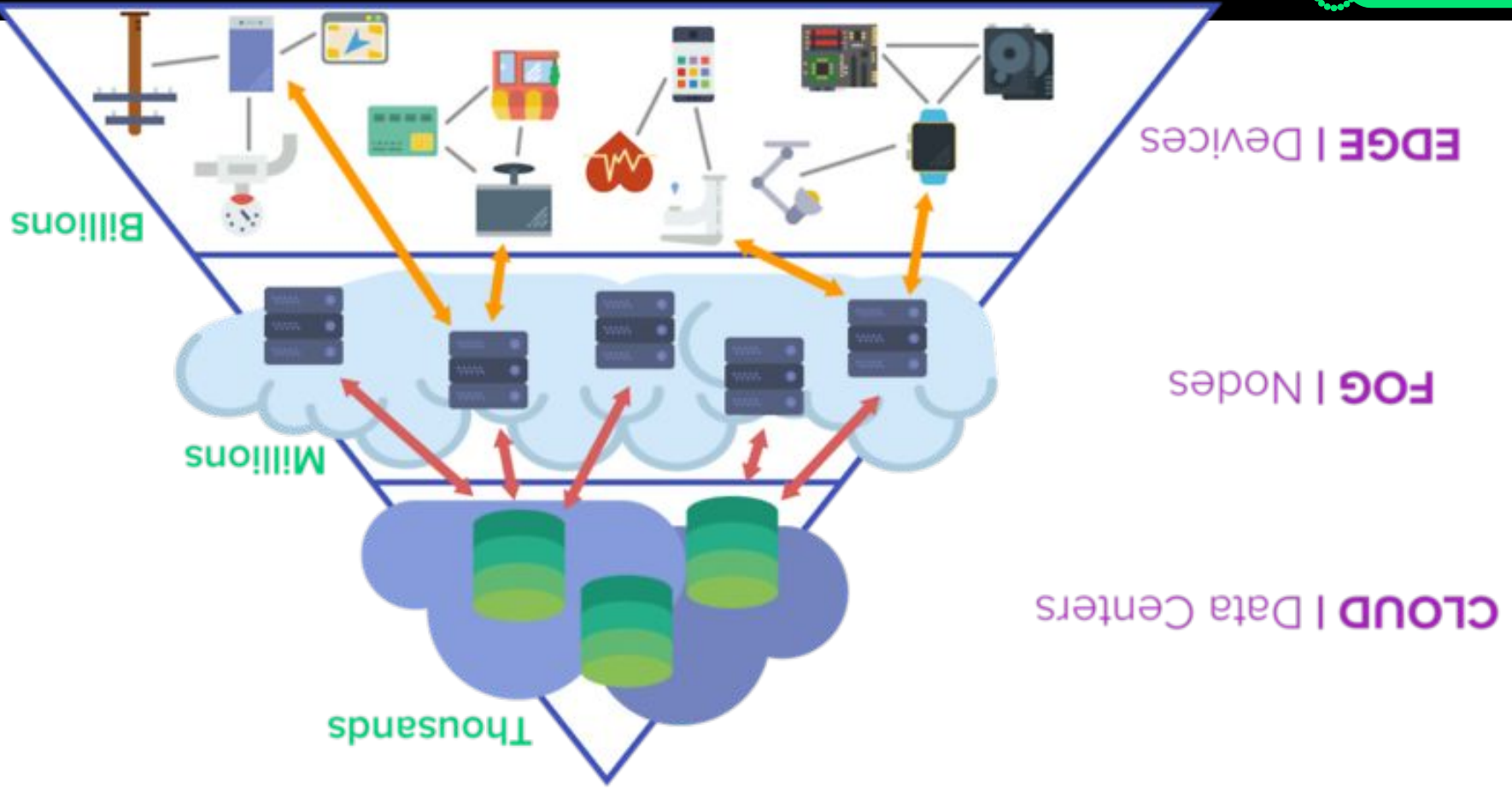
The CLOUD

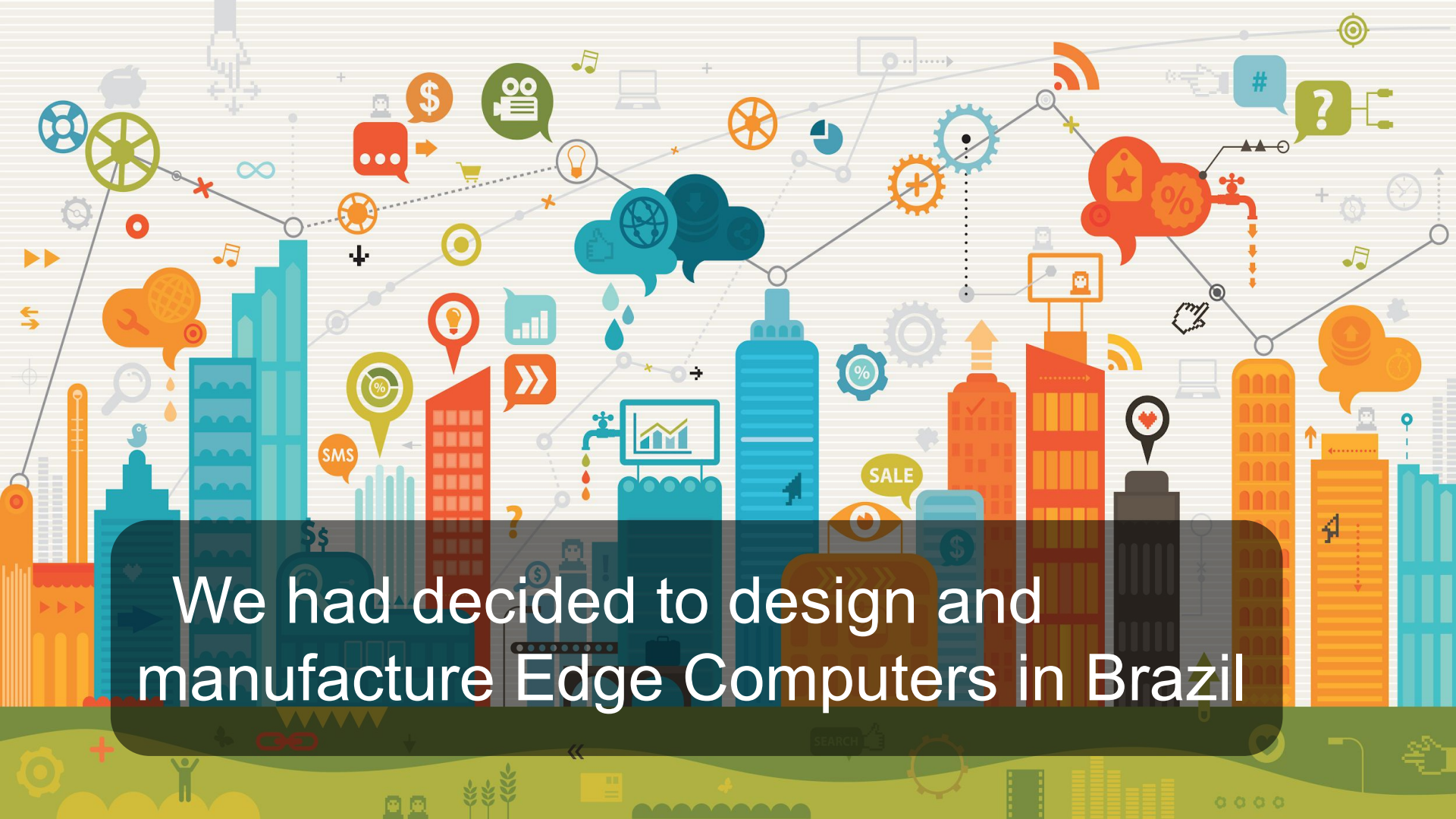




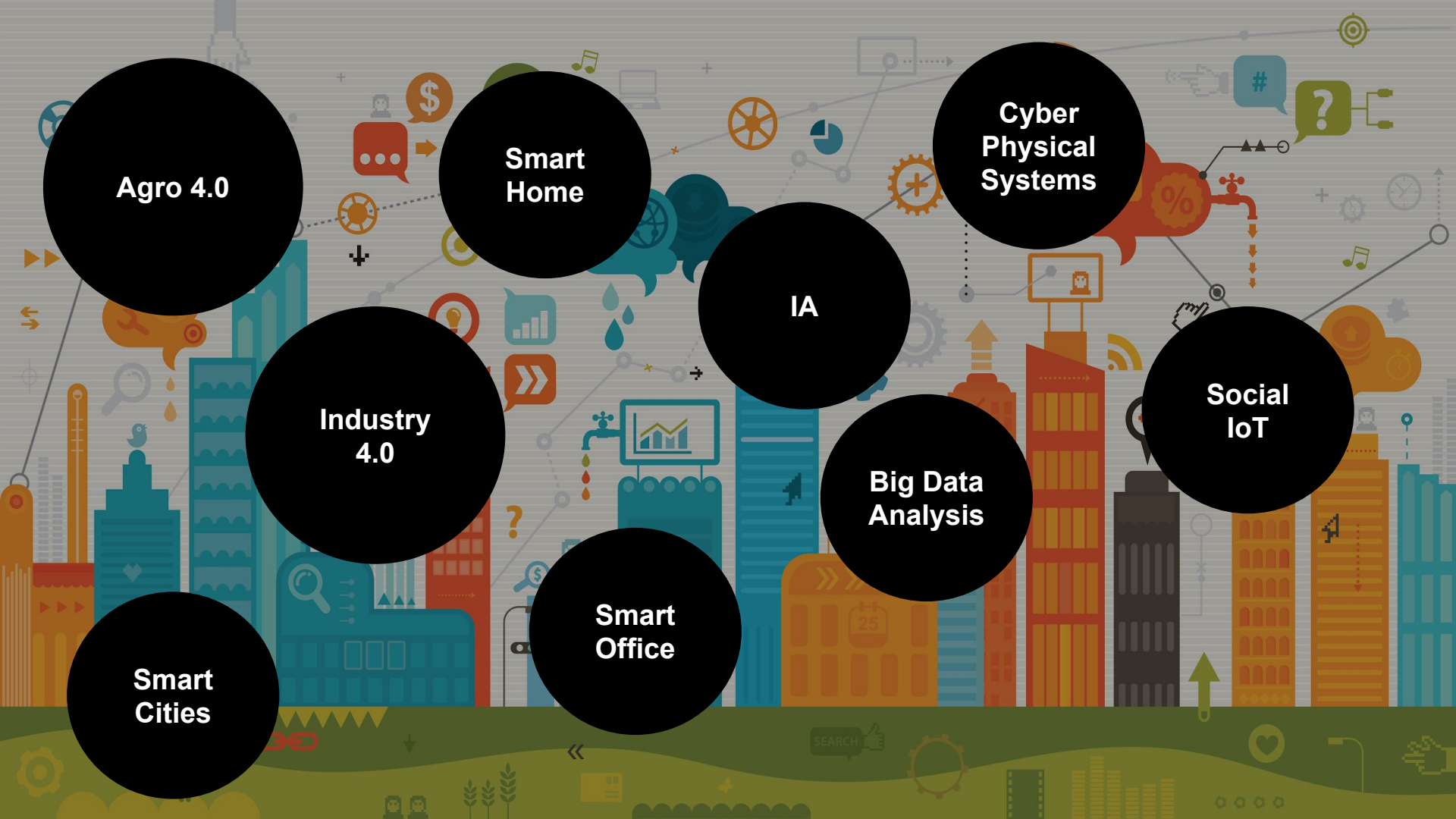
We Have a Dream

The Cognitive Edge





We had decided to design and
manufacture Edge Computers in Brazil



Agro 4.0

**Smart
Home**

**Cyber
Physical
Systems**

IA

**Industry
4.0**

**Big Data
Analysis**

**Social
IoT**

**Smart
Cities**

**Smart
Office**



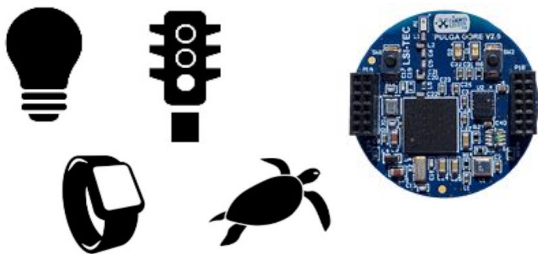
Enabling Technologies

Caninos Loucos
www.caninosloucos.org

Caninos Loucos Program Family

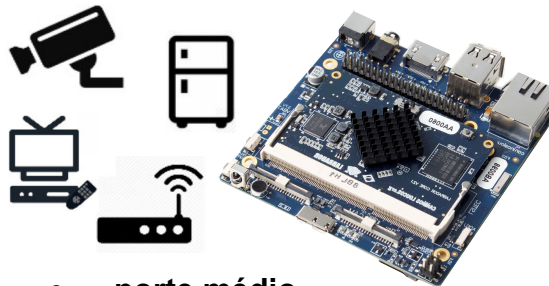


PULGA



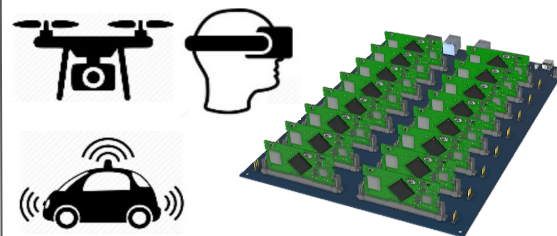
- **porte pequeno**
- tamanho de uma moeda
- autônoma
 - baixo consumo
 - captação de energia
- comunicação sem fio
- suporte a criptografia

LABRADOR



- **porte médio**
- tamanho de um cartão de crédito
- processamento equivalente a um PC
- computação de propósito geral
- processamento de áudio e vídeo
- comunicação de banda larga

BANKHAR



- **porte grande**
- sem restrição de tamanho
- computação de alto desempenho
- co-processamento programável
- múltiplos canais de comunicação

Contexto: IoT e semicondutores



Grandes oportunidades

- IoT movimentará mais de US\$30Bi na América Latina até 2023

Smart Objects: bilhões de dispositivos

- eletrônica embarcada
- sensores / atuadores
- conectividade

Déficit da balança comercial eletro-eletrônica: US\$44Bi

- Tendência de maior demanda eletrônica
- Necessário estimular a produção nacional



- SBCs projetadas e manufaturadas no Brasil
- Hardware e Software abertos
- Foco na computação de borda



Objetivos do programa

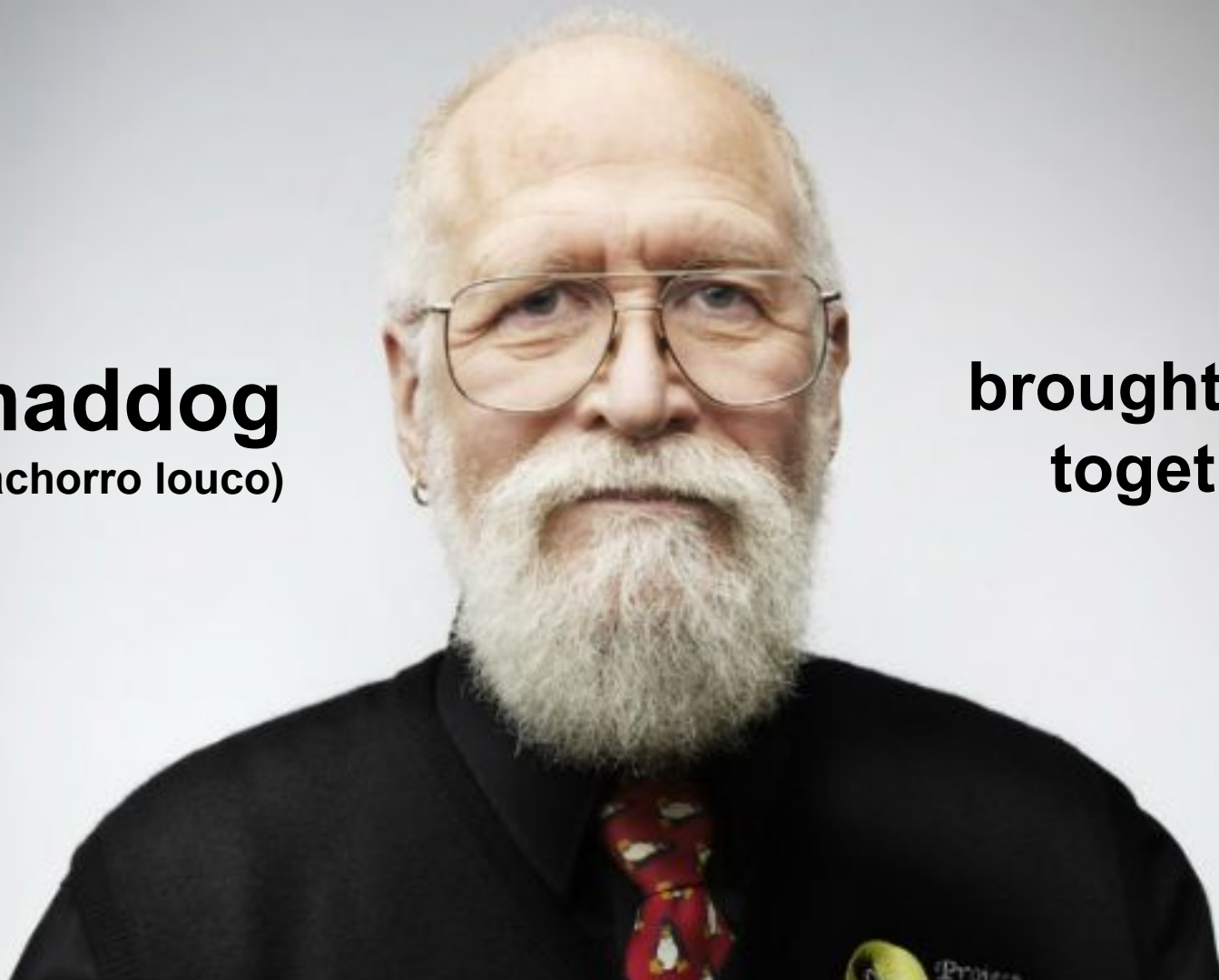


Desenvolvimento e difusão de uma **Plataforma Nacional de SBCs**, através do projeto de componentes avançados de microeletrônica, consolidados em uma **família de SBCs** (*Single Board Computers*) de projeto nacional – **desde o SoC, até a pilha de software, passando pela placa de circuito impresso e processos produtivos** – para aplicações em Internet das Coisas.

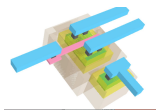


maddog
(cachorro louco)

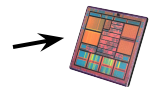
**brought them
together**



Fluxo do Produto de Hardware

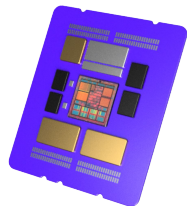


Transistor

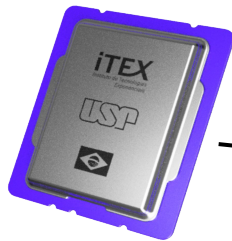


CPU Die

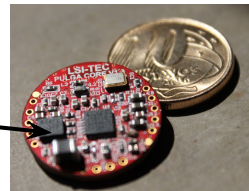
Caninos Loucos
Puppy



**ChipLet sem
encapsulamento**



**Chiplet
encapsulado**



**Placa de Circuito
Impresso Montada**

Caninos Loucos Pulga



Produto final

Ventilador Inspire

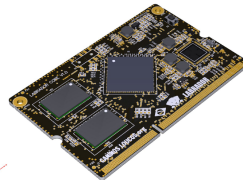
Grau de integração de circuitos eletrônicos



1 Printed Board Circuit



2 System on a Module



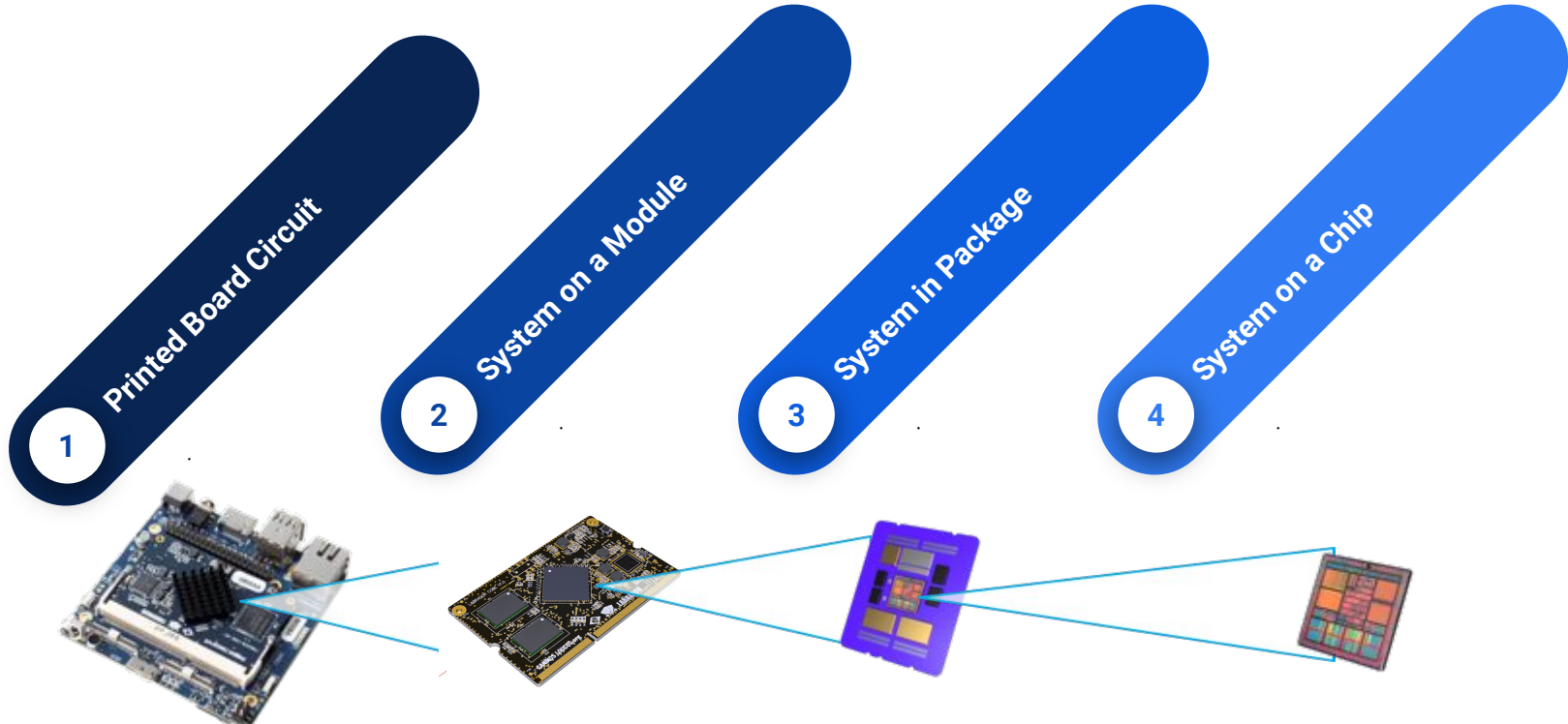
3 System in Package



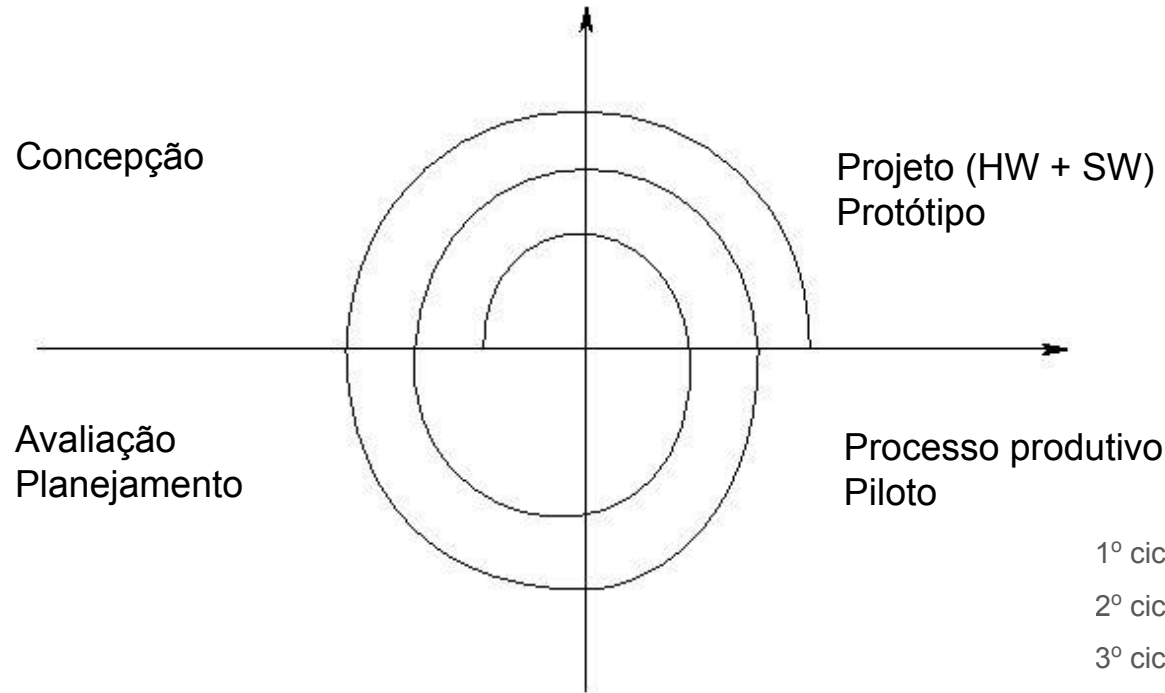
4 System on a Chip



Grau de integração de circuitos eletrônicos



Estratégia: desenvolvimento espiral

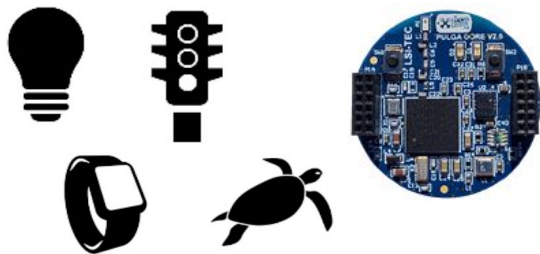


- 1º ciclo: Proof of concept
- 2º ciclo: System on a Module
- 3º ciclo: System in a Package
- 4º ciclo: System on a Chip

A Família de SBCs

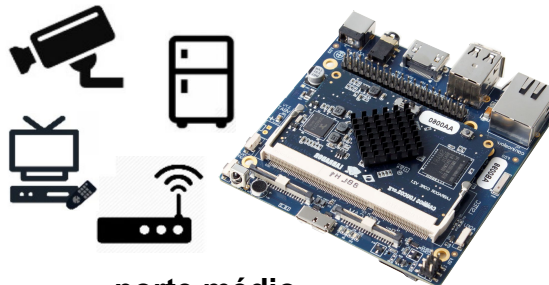


TINY



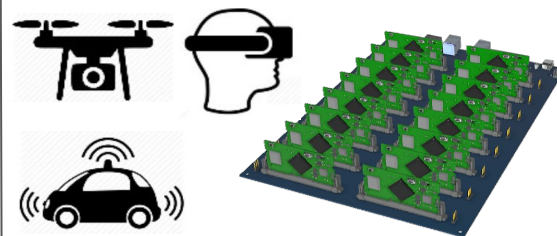
- **porte pequeno**
- tamanho de uma moeda
- autônoma
 - baixo consumo
 - captação de energia
- comunicação sem fio
- suporte a criptografia

MID



- **porte médio**
- tamanho de um cartão de crédito
- processamento equivalente a um PC
- computação de propósito geral
- processamento de áudio e vídeo
- comunicação de banda larga

HIGH



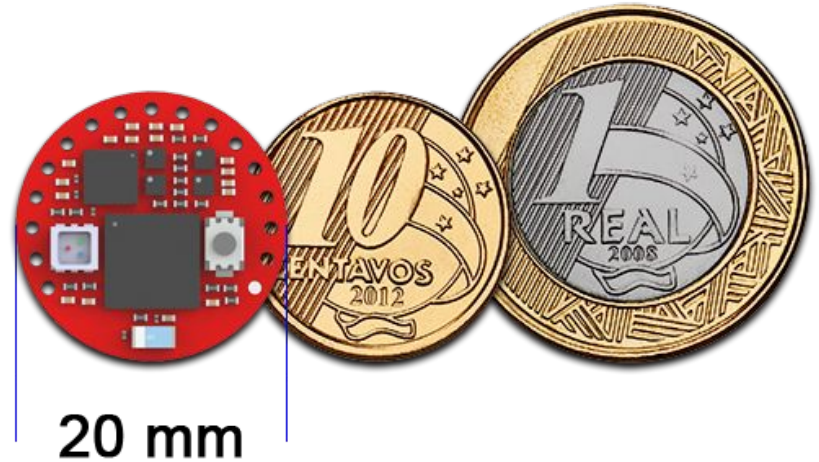
- **porte grande**
- sem restrição de tamanho
- computação de alto desempenho
- co-processamento programável
- múltiplos canais de comunicação



SBC na Categoria Tiny

Plataforma Tiny: conceito

- Tamanho reduzido
- Autonomia
 - baixo consumo
 - captação de energia
- Comunicação sem fio
- Segurança e encriptação em hardware
- Utilização em prototipagem rápida (extensores)



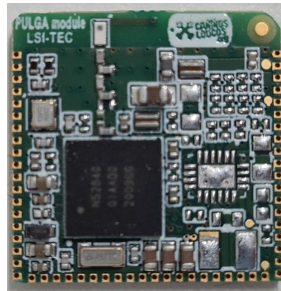
Plataformas SBC-Tiny



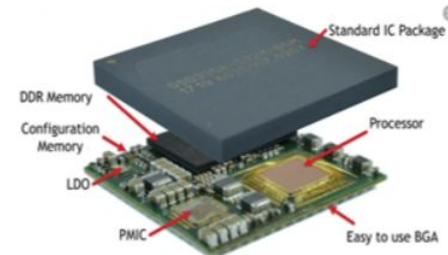
Pulga Core



Pulga Módulo



Pulga SiP



em desenvolvimento

Extensibilidade da Pulga Core

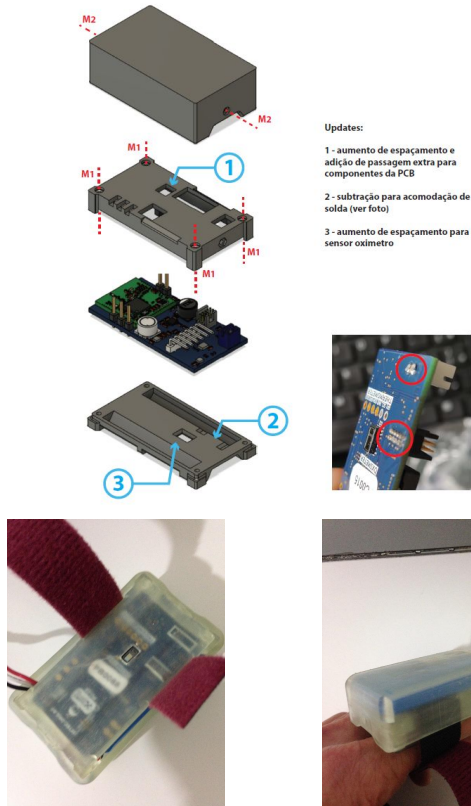


- Placas de expansão
 - LoRA WAN e harvesting solar
 - 15 pinos de expansão (GPIO+energia)
 - Storage Flash: 16MB
 - Peso: 4g
 - Dimensões: 20mm
 - Posicionamento GPS
 - 15 pinos de expansão (GPIO+energia)
 - Storage Flash: 16MB
 - Peso: 4g
 - Dimensões: 20mm



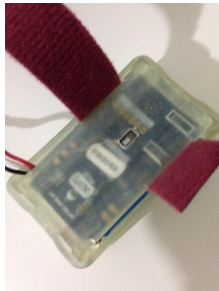
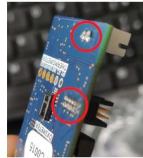


Exemplos de aplicação: Sensores de Apnéia



Updates:

- 1 - aumento de espaçamento e adição de passagem extra para componentes da PCB
- 2 - subtração para acomodação de solda (ver foto)
- 3 - aumento de espaçamento para sensor oxímetro

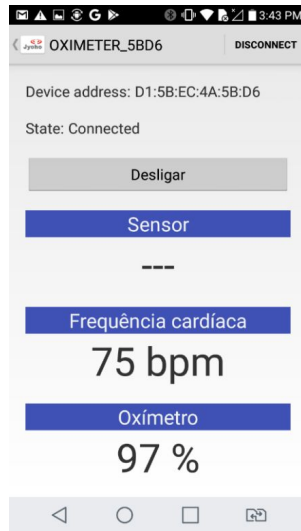


Invólucros – Oxímetro

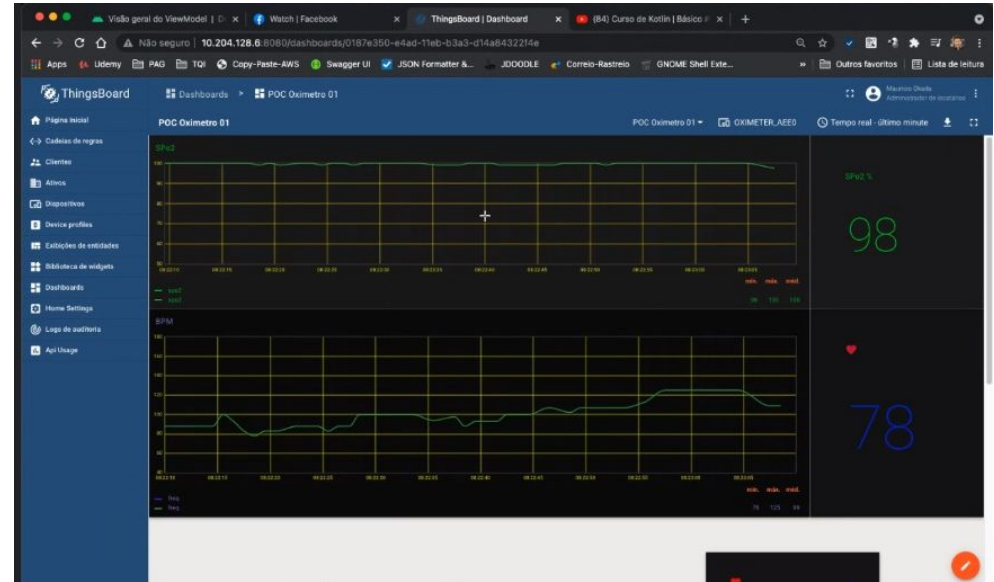


Invólucros – Sensor de Respiração / Fivela Cinta Indutiva

Sensores de Apneia



App Smartphone (Gateway)



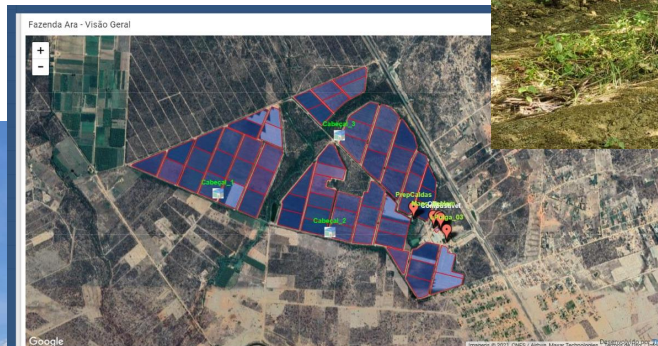
Nuvem (Monitoramento Multiparamétrico)

Pulga no rastreamento de tratores agrícolas



Rastreamento de tratores por
Pulgas com GPS e LoRaWAN
em fazendas produtoras de
uvas Petrolina/PE

Empresa: Jyoho



Internet of Trees CO₂ Sensor



Monitoramento de florestas urbanas

- Sensores IoT manufaturados e em teste
 - CO₂
 - Umidade
 - Temperatura
 - Incidência UV

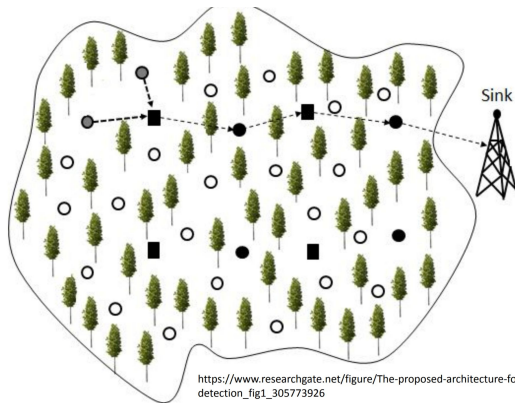
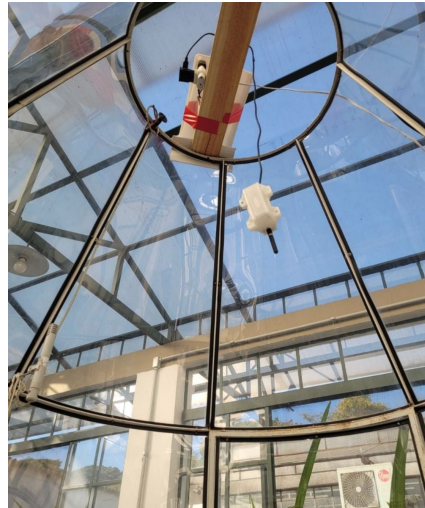


Imagem da instalação esperada em florestas



LongRange ~40Km

ShortRange ~200M
Bluetooth 4.0

Sensores

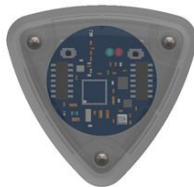
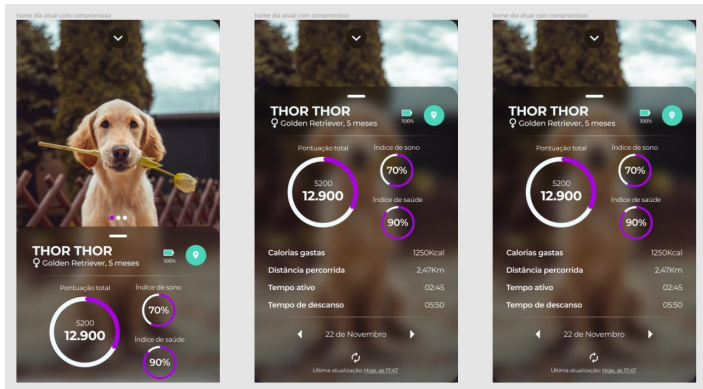
Co2 (PPM)
H2O (%)
Temp ©
Pressao
UV (Ix)
Luz (Ix)

Bateria
LiPo ~1 Ano

Pulga para monitoramento animal

Produto de monitoramento de pets
para bem estar animal

Empresa: Belka



Caninos Loucos Pulga CI Design

Caninos Loucos Pulga - IC Design



Caninos Loucos Pulga



PMIC
Gerenciamento de
energia

SoC:
CPU + Periféricos + Comunicação

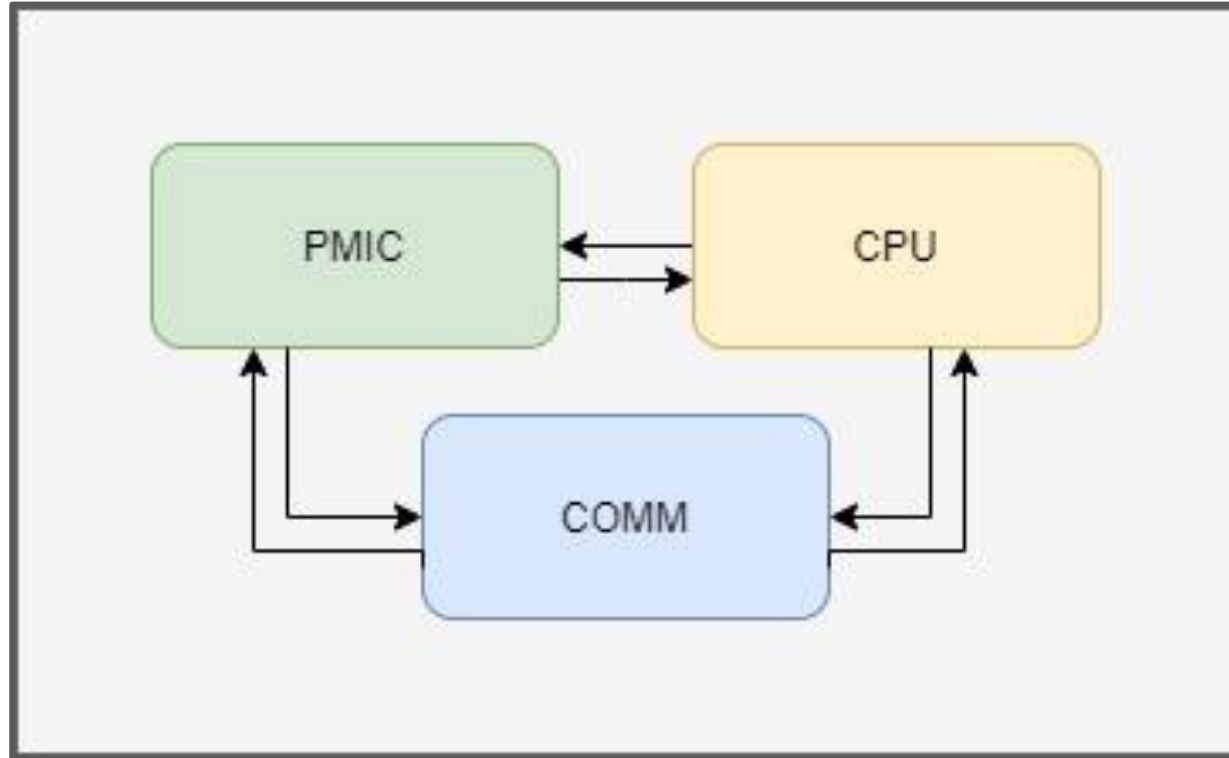
System in package and chiplets

Chip composto

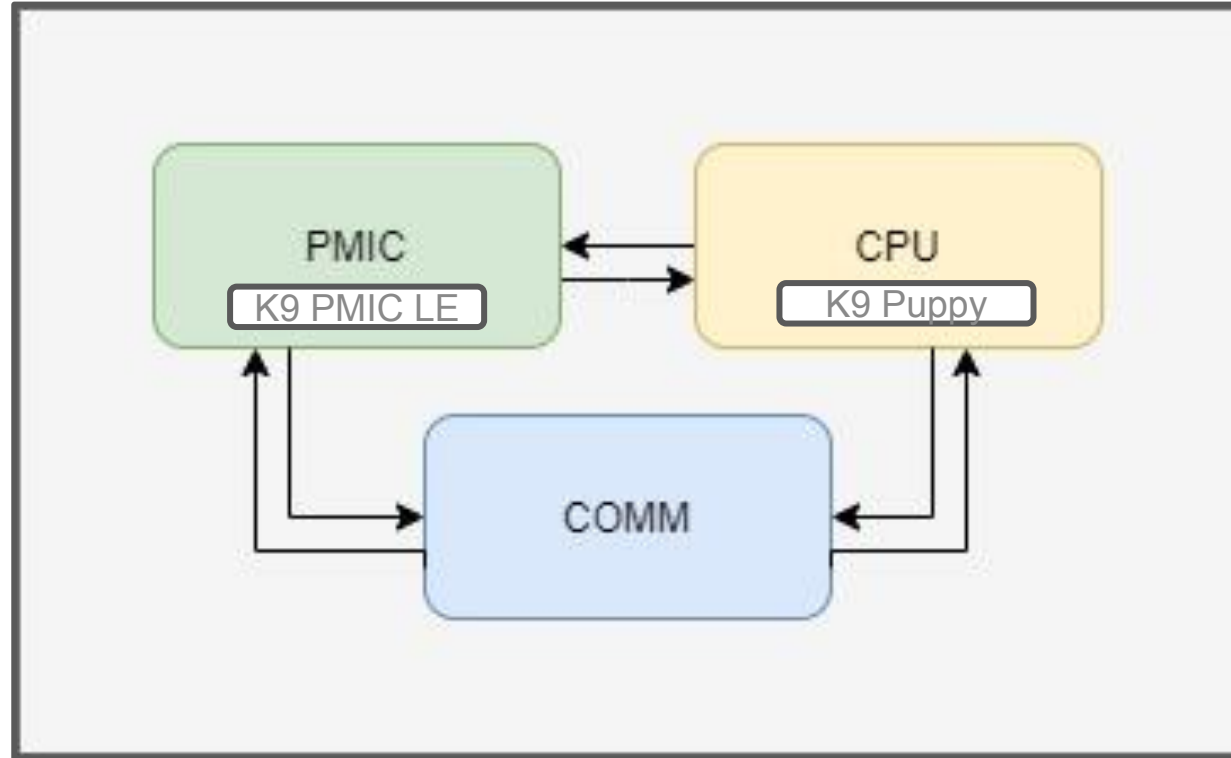
- encapsulamento com múltiplos dies internamente
- utiliza as tecnologias mais adequadas para cada módulo do sistema



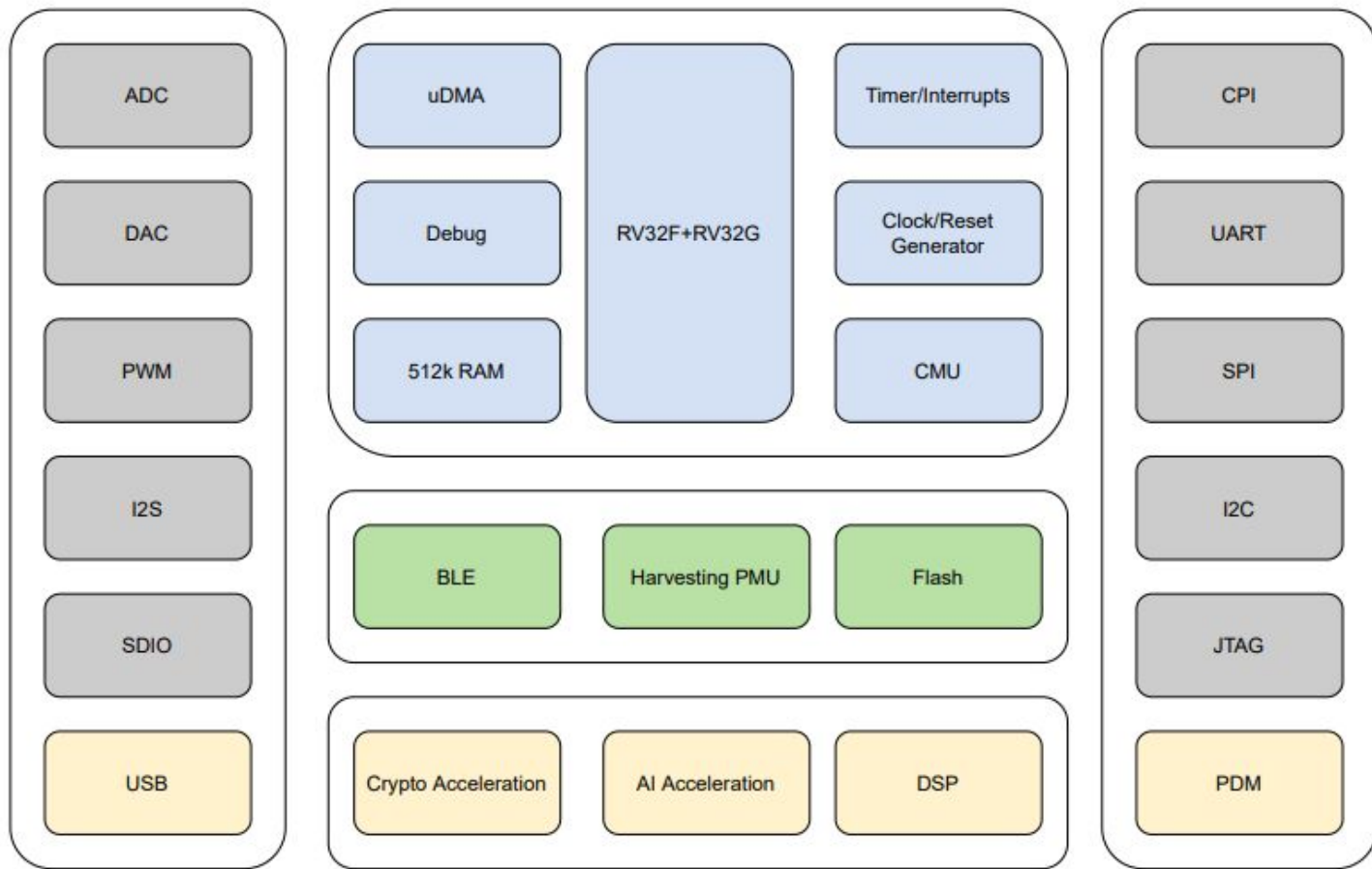
SBC-Tiny System in Package SiP



SBC-Tiny System in Package SiP



SBC-Tiny System in Package SiP

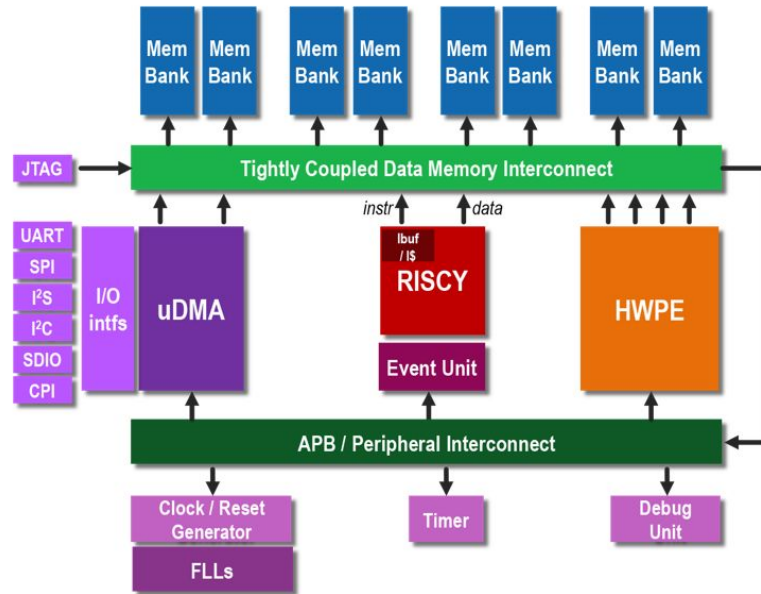


Design do Chip de Processamento

K9 Puppy para o
Caninos Loucos Pulga

K9 Puppy RISC-V

- Criação de processador próprio e nacional.
- Foco em aplicações de borda.
- Utilização de núcleo RISC-V.



- Escolha de arquitetura aberta para microprocessadores (RISC-V)
 - Core RISCY 32 bits
 - Presença de uDMA
 - Acesso de periférico à memória sem intervenção do Core RISCY
 - Conjunto de instruções livres e extensíveis.
 - Flexibilidade para customização do processador.
 - Periféricos modulares
 - Potencialização de inovação
 - Extensões bem definidas
 - Acesso gratuito para desenvolvedores
 - Disponibilidade de aplicações abertas e prontas para uso
 - Aceleração no tempo de desenvolvimento
 - Menor consumo de energia
 - Padrão em crescimento no desenvolvimento de processadores

K9 Puppy RISC-V



- Microprocessador com tecnologia nacional
- Foco em aplicações de borda.
- Utilização de núcleo RISC-V.

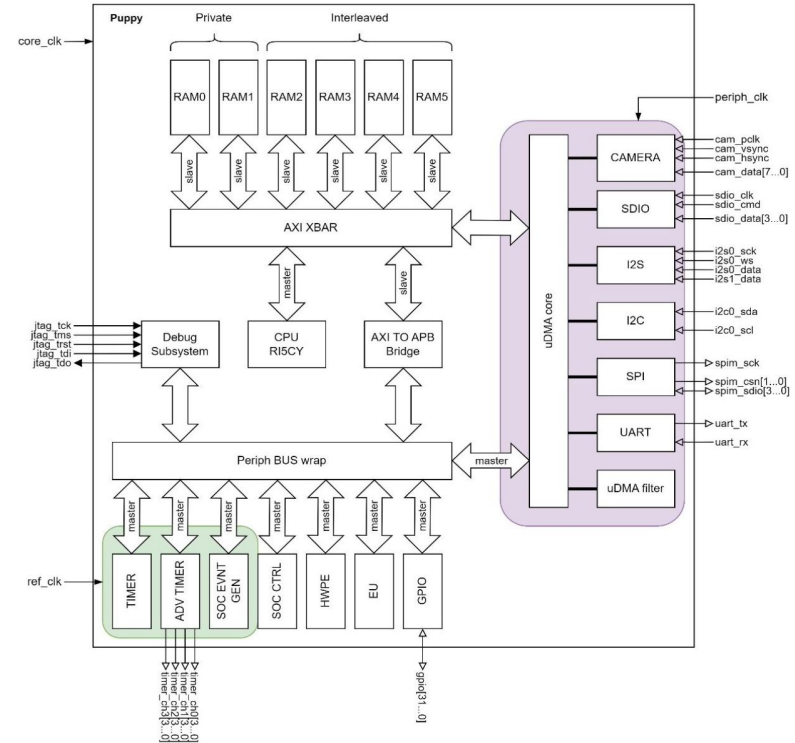
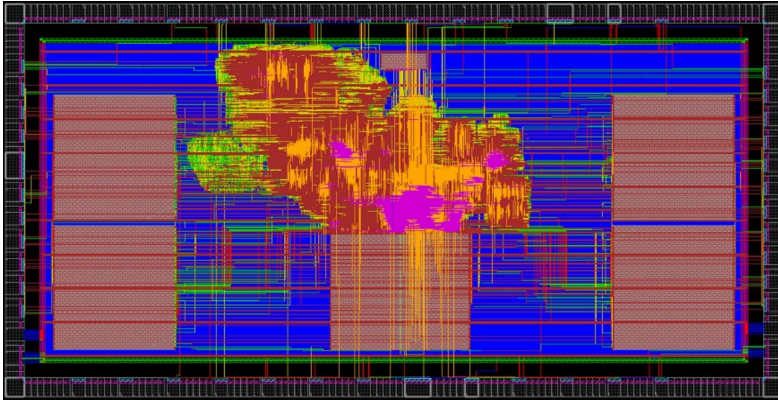


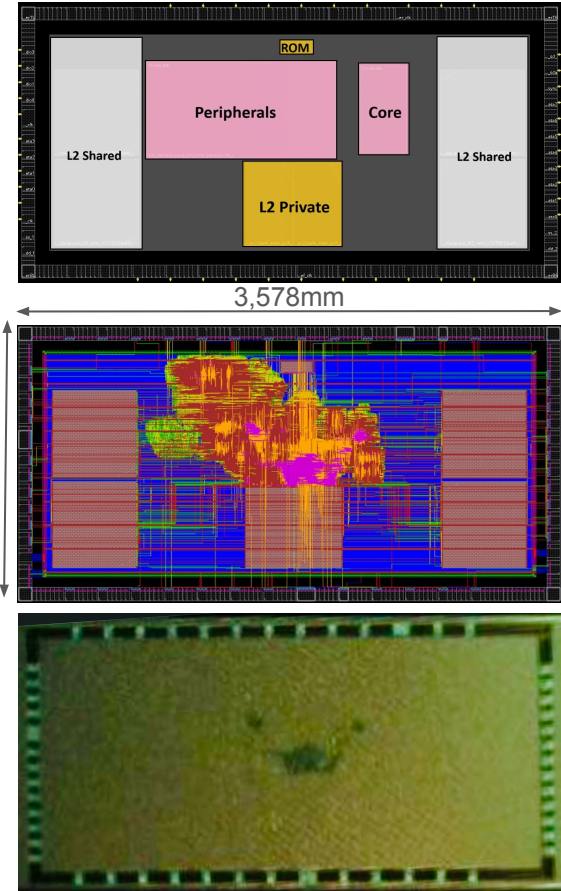
Figure 1: Puppy's architecture

K9 Puppy V1.0

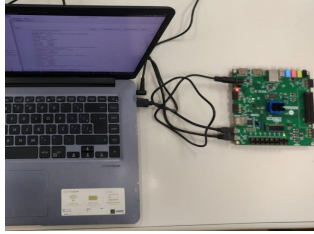


PUPPY V1.0	
Technology	UMC 65
Area	3597,6 um x1857,6 um
Pins	56
Buttons	(1) Reset
Encapsulation	QFN
Lid	Glue
Metal Layers	6
Clock	Min:L 1MHZ Typ: 20MHz Max: 32MHZ
Other Features	uDMA for external memory Camera interface Cluster Bus Interface with 256KB of Shared Memory HW Accelerator Interface

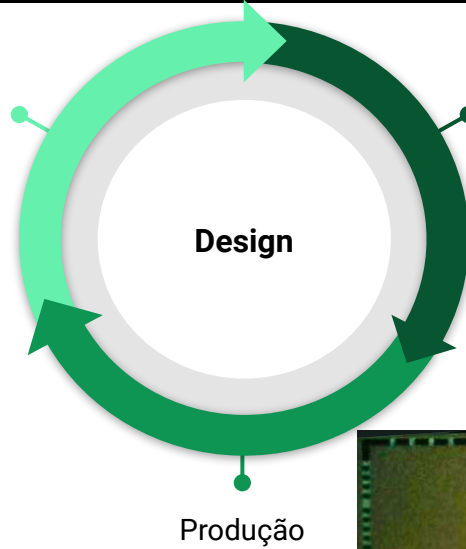
1,859mm



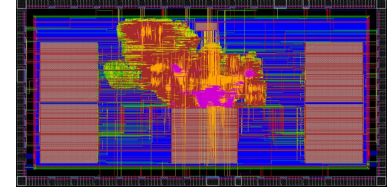
K9 Puppy Design



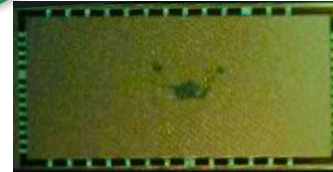
Modelagem e
síntese em
FPGA



Design e
simulação para
ASIC



Produção



Setup do Ambiente de
Simulação

Design e Simulação para
ASIC

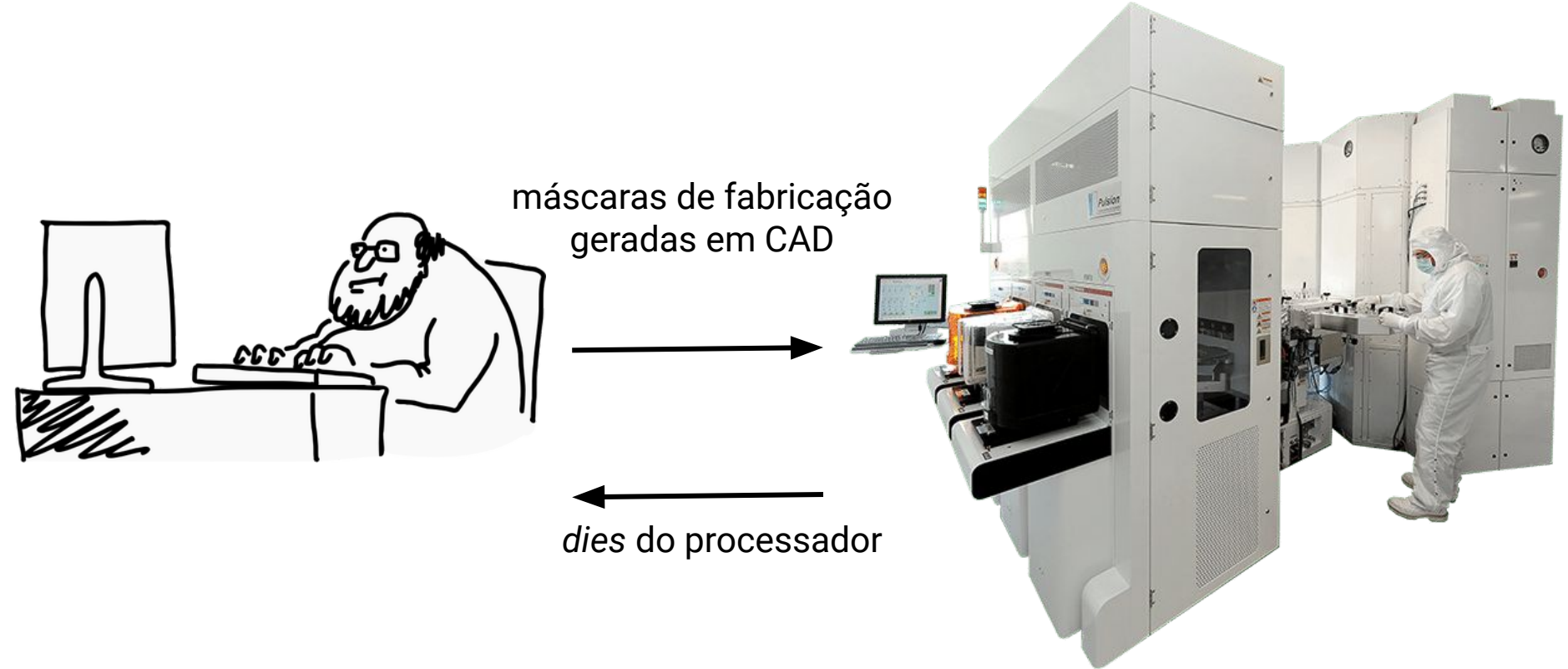
Síntese Física

Modelagem e Síntese em
FPGA

Síntese Lógica

Produção

Fabricação dos CIs



Puppy funcional



```
coremark.txt

2K performance run parameters for coremark.
CoreMark Size      : 666
Total ticks        : 640720191
Total time (secs)  : 32
Iterations/Sec     : 62
Iterations         : 2000
Compiler version   : na
Compiler flags     : na
Memory location    : STATIC
seedcrc           : 0xe9f5
[0]crclist        : 0xe714
[0]crcmatrix      : 0x1fd7
[0]crcstate       : 0x8e3a
[0]crcfinal       : 0x4983
Correct operation validated. See readme.txt for run and reporting rules.
CoreMark 1.0 : 62 / na na / STATIC

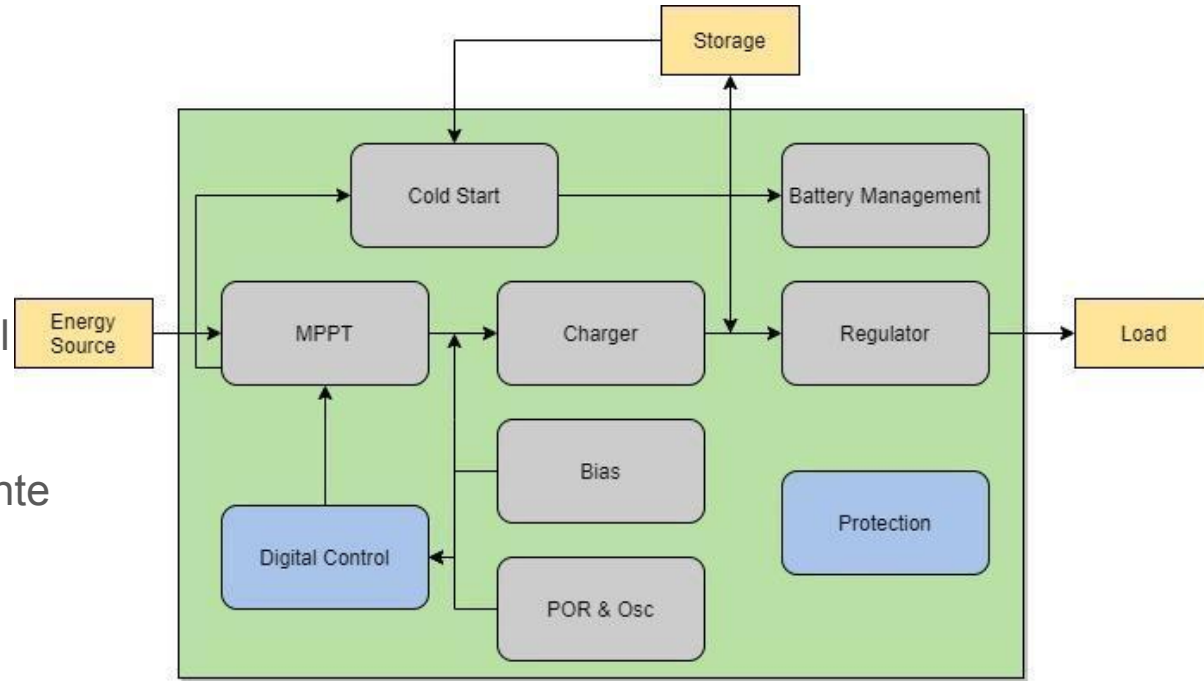
Cores: 1
Threads: 1
Coremark score: 62
Coremark/MHz: 3.1|
```

Design do Chip de Gerenciamento de Energia

K9 PMIC LE para o
Caninos Loucos Pulga

K9 PMIC LE

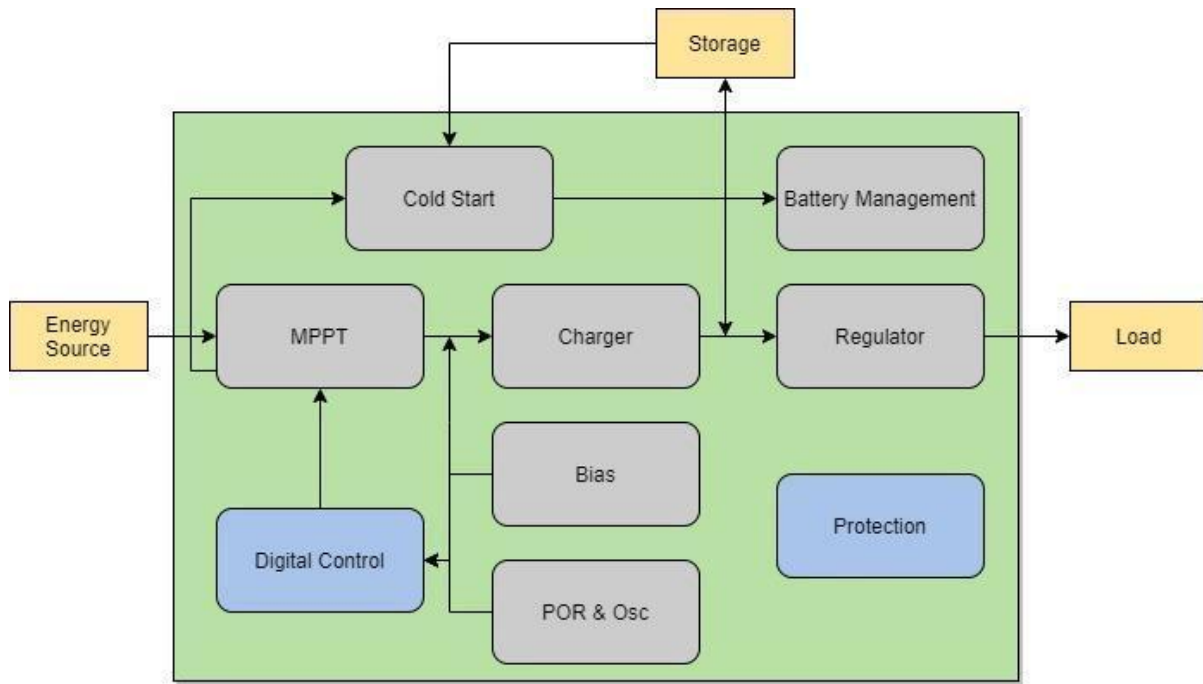
- Nível de Bateria via ADC
- I2C com o processador
- Reset de alta precisão
- Tensão de saída programável
- Harvesting e/ou bateria
- Tensão de referência e corrente de alimentação reguladas



K9 PMIC LE V1.0



PMIC v1	
Tensão de entrada	Analog: 1.8V Dig: 1.8V/3.3V
Tensão de saída	1.8V
Dimensões	(6x6) mm
Peso	-
Comm	I2C, ADC 8 bits
LED	0
Botoes	0
Sensores	-
Consumo	@48 MHz: 10.2 mW (máx com ADC em uso)
	1.8V (analógico) 1.8V (digital) 3.3V (digital Pads)
GPIOs	0
clock	Digital: 48 MHz Analog: 1MHz
other features	POR de alta precisão



K9 PMIC LE



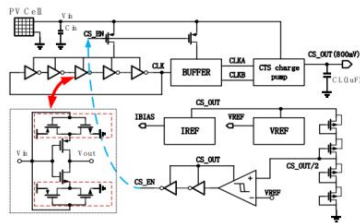
Concepção e Modelagem

Esquemático e Simulação

Layout dos blocos

Integração Analógico-Digital

Produção



Revisão da Literatura

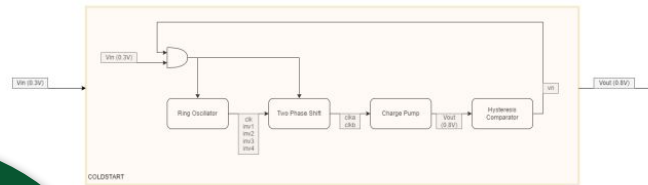
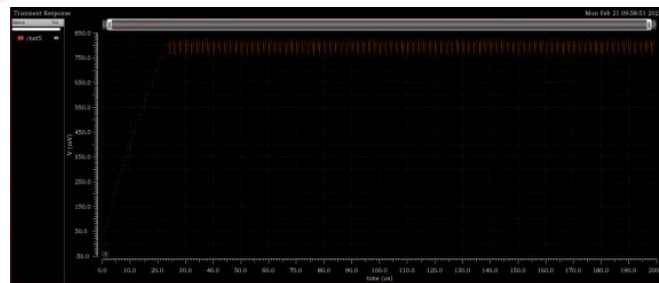
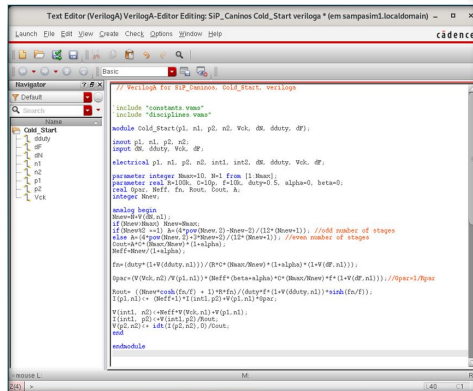


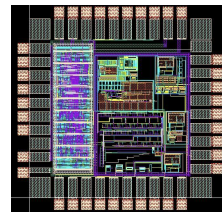
Diagrama de Blocos

Design

Modelagem e Simulação Funcional

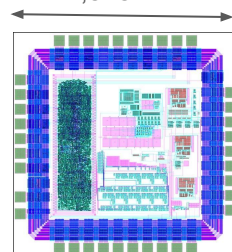


Resultados K9 PMIC LE



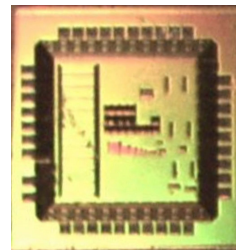
Layout do Circuito Integrado

1,525mm



1,525mm

Máscara do Circuito Integrado

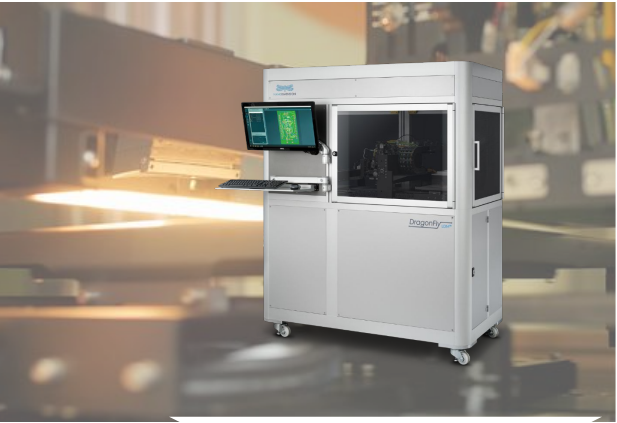


Pastilha Fotografada no Microscópio

Design de SiP

Caninos Loucos Pulga

Manufatura Eletrônica Aditiva: Impressão microeletrônica 3D



HiPED High Performance Electronic Devices



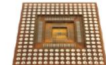
AME CIRCUIT
WITH INTEGRATED
FUNCTIONAL CAPACITORS



IOT/WIFI ACCESS POINT



AME CIRCUIT WITH
SIDE MOUNTED AND
INSERTED COMPONENTS



VERTICALLY STACKED
INTEGRATED CIRCUITS



COAX



COILS & INDUCTORS

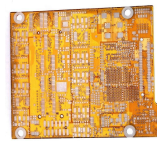
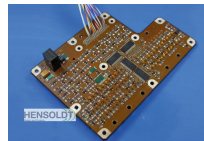
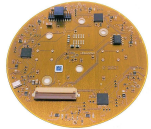


3D MID



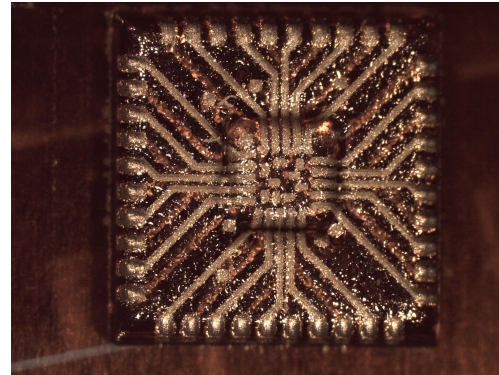
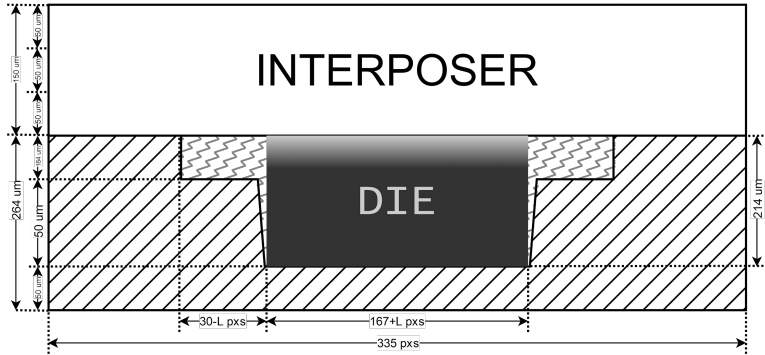
RF ANTENNAE

Multilayer PCB

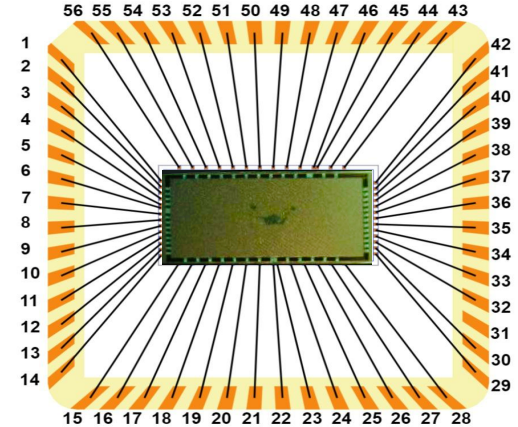
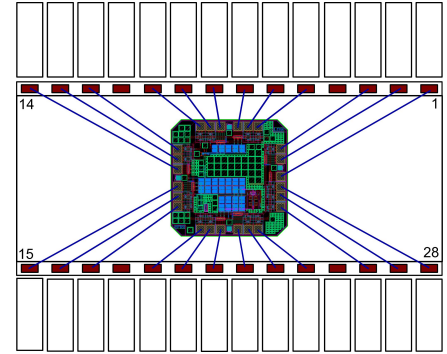
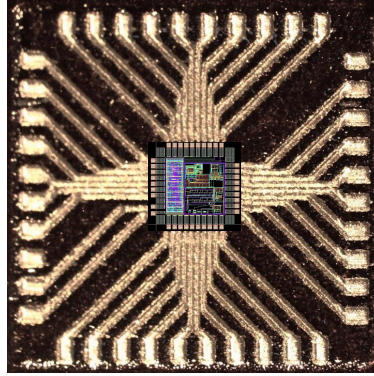
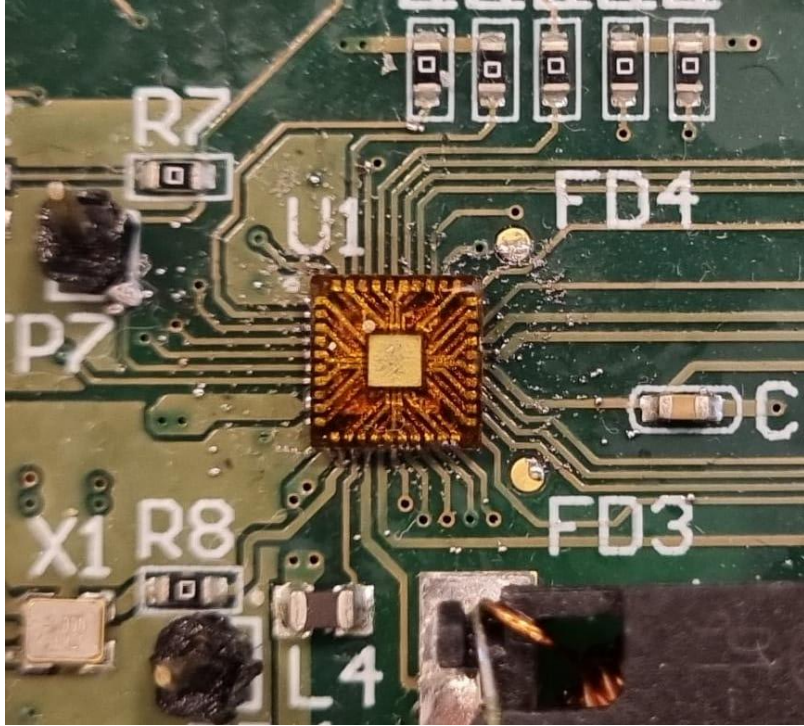


SiP Pulga em desenvolvimento

- >> Processo de embutir o chip na micro PCB
- >> Encapsulamento com a própria resina da PCB

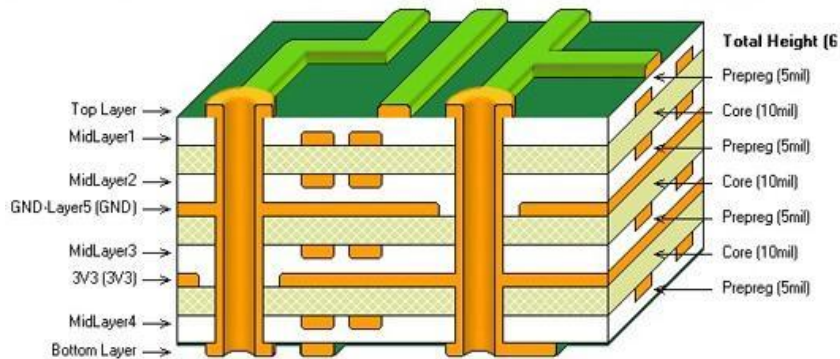


SiP por encapsulamento AME (Manufatura Eletrônica Aditiva)

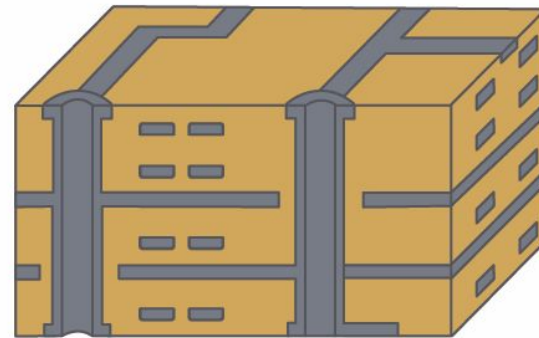


Impressão 3D microeletrônica

PCB



AME Circuit



No Lamination
No Patterning
Optional Electroplating

Conductive material
Dielectric material

Conventional designs are possible for AME.
But think beyond limitations “freeform VIA”

Thank you!